

①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

①2 Offenlegungsschrift  
①0 DE 43 34 386 A 1

⑤1 Int. Cl.<sup>5</sup>:  
H 02 H 3/08  
G 05 F 1/573  
H 03 K 17/08

②1 Aktenzeichen: P 43 34 386.4  
②2 Anmeldetag: 8. 10. 93  
④3 Offenlegungstag: 14. 4. 94

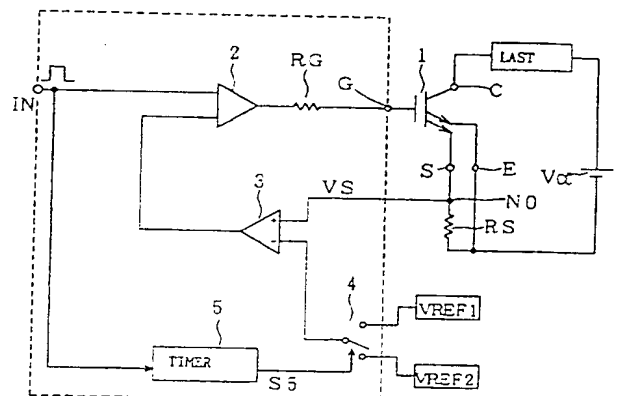
③0 Unionspriorität: ③2 ③3 ③1  
09.10.92 JP 4-271487  
⑦1 Anmelder:  
Mitsubishi Denki K.K., Tokio/Tokyo, JP  
⑦4 Vertreter:  
Prüfer, L., Dipl.-Phys.; Materne, J., Dipl.-Phys.  
Dr.rer.nat.habil., Pat.-Anwälte, 81545 München

⑦2 Erfinder:  
Fukunaga, Masanori, Fukuoka, JP; Hokuyo, Shigeru,  
Itami, Hyogo, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Überstromschaltung einer Leistungsvorrichtung und integrierte Halbleiterschaltungsvorrichtung

⑤7 In einer Überstromschaltung einer Leistungsvorrichtung verbindet ein analoger Schalter (4) einen negativen Eingang eines Komparators (3) mit einer Referenzspannung VREF1 oder einer anderen Referenzspannung VREF2, abhängig von einem Steuersignal (S5) von einem Timer (5). Ein positiver Eingang des Komparators (3) erhält einen Spannungsabfallwert (VS). Der Timer (5) wird durch die führende Flanke eines Eingangssignals (IN) zur Ausgabe des Steuersignals (S5) an den analogen Schalter (4) getriggert. Das Steuersignal (S5) steuert den analogen Schalter (4) zur Verbindung der Referenzspannung VREF2 mit dem negativen Eingang des Komparators (3) nur während der geschätzten Zeitdauer (T) eines Übergangszustandes und zum Verbinden der Referenzspannung VREF1 mit dem negativen Eingang des Komparators (3) außerhalb der geschätzten Zeitdauer (T) des Übergangszustandes.



DE 43 34 386 A 1

DE 43 34 386 A 1

Die vorliegende Erfindung bezieht sich auf eine Überstromschutzschaltung für eine Leistungshalbleitervorrichtung mit Stromdetektionselektrode.

Fig. 11 ist ein Ersatzschaltbild, das den Aufbau einer der Anmelderin bekannten Überstromkurzschlußschutzschaltung eines IGBT (insulated Gate Bipolar Transistor = bipolarer Transistor mit isoliertem Gate) mit einer Stromdetektion (Stromdetektionsanschluß) zeigt. Wie in Fig. 11 gezeigt, weist ein n-Kanal Stromdetektions-IGBT 1 einen Kollektor (C), der über eine Last LAST mit einem positiven (+) Anschluß einer Stromversorgung  $V_{CC}$  verbunden ist, einen Emitter (E), der mit einem negativen (-) Anschluß der Stromversorgung  $V_{CC}$  verbunden ist, und einen Gateanschluß (G), der über einen Gatewiderstand  $R_G$  mit einem Ausgang eines Treibers 2 verbunden ist, auf. Weiter ist ein Stromdetektions(-erkennungswiderstand  $R_S$  zwischen einem Detektionsanschluß (S) und den Emitteranschluß (E) des IGBT 1 verbunden. Die Größe bzw. Menge des Detektionsstromes, der durch den Detektionsanschluß fließt, ist proportional zu der des durch den Emitteranschluß fließenden Emitterstroms (= Kollektorstrom  $I_C$ ).

Der Stromdetektionswiderstand  $R_S$  weist auf der Seite des Detektionsanschlusses einen mit einem positiven Eingang eines Komparators 3 verbundenen Knoten N10 auf. In anderen Worten wird der Wert des Spannungsabfalls  $V_S$  über den Stromdetektionswiderstand  $R_S$  in den positiven Eingang des Komparators 3 eingegeben. An den negativen Eingang des Komparators 3 ist eine Referenzspannung  $V_{REF1}$  angelegt. Eine Ausgabe des Komparators 3 ist an einen Eingang des Treibers 2 angelegt. Der Treiber 2 wird dadurch so gesteuert, daß er aktiv oder nicht aktiv ist, abhängig davon, ob die Ausgabe des Komparators 3 auf L-Niveau bzw. H-Niveau ist.

Der Treiber 2 gibt ein Eingangssignal IN an den IGBT 1 aus, wenn er aktiv ist, während er ein L-Niveau Signal an diesen ausgibt, welches den IGBT 1 abschaltet, wenn er nicht aktiv ist.

Eine Stromerkennung des IGBT 1 wird durch den Komparator 3 ausgeführt, in dem der Spannungsabfall über den Stromdetektionswiderstand  $R_S$  mit der Referenzspannung  $V_{REF1}$  verglichen wird. Wenn die Beziehung  $V_S > V_{REF1}$  erfüllt ist, erhält die Ausgabe des Komparators 3 zur Eingabe in den Eingang des Treibers 2 H-Niveau. Als Folge erhält die Ausgabe des Treibers 2 zum Abschalten des IGBT 1 L-Niveau. Dementsprechend wird die Stromversorgung des IGBT 1 abgeschnitten, wodurch das Halten des IGBT 1 in einem Zustand mit einer Überstromversorgung vermieden wird. Derart wird IGBT 1 davor geschützt, in einen Verriegelungszustand (Latch-up) zu fallen.

Der IGBT mit einer Stromdetektion hat die Eigenschaft, daß das Verhältnis des Detektionsstromes zu dem Emitterstrom aufgrund der Rückkopplungskapazität größer wird, wenn die Gatespannung direkt nach seinem Anschalten nahe  $V_{th}$  (Schwellspannung) ist, verglichen mit dem Fall, wenn genügend Spannung als Gatespannung angelegt ist.

Fig. 12 zeigt drei Zeitablaufdiagramme, die eine Gatespannung  $V_{GE}$ , Kollektorströme  $I_C$  und Spannungsabfallwerte  $V_S$  über den Stromdetektionswiderstand  $R_S$  des IGBT mit einer Stromdetektion während der Anschaltzeit zeigen. In der Figur ist der Zeitraum  $t$  direkt nach seinem Anschalten ein Übergangszeitraum, in dem die Gatespannung nahe des Schwellwertes  $V_{th}$

bleibt. Während des Zeitraums  $t$  steigen die Wellenformen (Signalverläufe) der Spannungsabfallwerte  $V_S$  verglichen mit denen der Kollektorströme ( $I_C$  = Emitterströme) stark sprunghaft an. Darum wird in dem Fall der Wellenform b, obwohl der Kollektorstrom  $I_C$  immer kleiner oder gleich dem Überstrom-Niveau  $OI$  ist, ungünstigerweise die Beziehung  $V_S > V_{REF1}$  erhalten, da der Spannungsabfallwert  $V_S$  während des Übergangszeitraumes  $t$  sprunghaft ansteigt, wodurch die fehlerhafte Erkennung, daß der IGBT in einem Überstromzustand ist, erhalten wird.

Fig. 13 ist ein Ersatzschaltbild, das den Aufbau einer der Anmelderin bekannten Überstromschutzschaltung des IGBT mit Stromdetektion zur Verhinderung der obigen fehlerhaften Detektion zeigt. Wie in der Figur gezeigt, ist ein Kondensator  $CS$  mit dem Stromdetektionswiderstand  $R_S$  parallel geschaltet. In der Schaltung arbeiten der Stromdetektionswiderstand  $R_S$  und der dazu parallel geschaltete Kondensator  $CS$  als ein Tiefpaßfilter zur Verhinderung der fehlerhaften Detektion (Fehlfunktion).

Dementsprechend wird durch Setzen der Zeitkonstante des Filters auf einen Wert, der genügend größer als der Zeitraum  $t$  des Haltens des Schwellwerts der Gatespannung  $V_{GE}$  ist, der sprunghafte Anstieg der Wellenform des Spannungsabfallwertes  $V_S$  direkt nach dem Anschalten des IGBT 1 ausreichend geglättet, der Spannungsabfallwert  $V_S$  des IGBT 1 im normalen Betrieb kann immer die Beziehung  $V_S < V_{REF1}$  erfüllen, selbst während des Zeitraums  $t$  des Haltens des Schwellwertzustandes. Als Konsequenz wird der IGBT 1 direkt nach seinem Anschalten nicht fehlerhaft als in einem Überstromzustand befindlich erkannt.

Mit dem Aufbau nach Fig. 13 jedoch tritt, wenn der IGBT mit der Stromdetektion tatsächlich in einen Überstrom- und Kurzschlußzustand fällt, der die Beziehung  $V_S > V_{REF1}$  erfüllt, da der gefilterte Spannungsabfallwert  $V_S$  im Komparator 3 durch den positiven Eingang zugeführt wird, nachteiligerweise durch die Filterzeit eine Zeitverzögerung vor dem Abschalten des IGBT ein, so daß der IGBT nicht sofort geschützt werden kann, und im schlimmsten Fall zerstört wird.

Die vorliegende Erfindung ist auf eine Schaltung zum Schutz einer Halbleitervorrichtung vor Überstrom gerichtet.

Es ist Aufgabe der vorliegenden Erfindung, eine Halbleitervorrichtung vor Überstrom zu schützen, ohne eine Abnahme in der Betriebsgenauigkeit oder der Betriebsgeschwindigkeit zu verursachen, und das Abschalten einer Leistungsvorrichtung während deren regulärem Betrieb zu verhindern.

Diese Aufgabe wird gelöst durch eine Überstromschutzschaltung nach Anspruch 1 oder 2 oder 3 oder 4, 18.

Die Schaltung weist auf: (a) eine Detektoreinrichtung zur Detektion eines Anschaltübergangszeitraumes der Halbleitervorrichtung; und (b) eine Überwachungsvorrichtung zur Überwachung eines durch die Halbleitervorrichtung fließenden Stromes zum Abschalten der Halbleitervorrichtung; wenn der Strom während eines Zeitraumes, der nicht der Übergangszeitraum ist, größer als ein erstes Überstrom-Niveau wird, und wenn der Strom in dem Übergangszeitraum größer als ein zweites Überstrom-Niveau wird.

Das zweite Überstrom-Niveau ist niedriger als das erste Überstrom-Niveau.

Dementsprechend wird die Halbleitervorrichtung wie zum Beispiel eine Leistungsvorrichtung außer Be-

trieb gesetzt, wenn das Niveau eines Detektionssignals zur Überwachung des Hauptstromes der Halbleitervorrichtung während des Anschaltübergangszeitraumes ein relativ hohes Referenzniveau überschreitet. Nach dem Anschaltzeitraum wird die Halbleitervorrichtung außer Betrieb gesetzt, wenn das Niveau des Detektionssignales ein relativ niedriges Referenzniveau überschreitet. Derart wird verhindert, daß die Halbleitervorrichtung durch den Überschwinger (Overshoot), der in dem Detektionssignal nur während des Anschaltübergangszeitraumes der Halbleitervorrichtung verursacht wird, abgeschaltet wird.

Angenommen, daß der durch die Halbleitervorrichtung fließende Strom durch das Detektionssignal VS dargestellt wird und das erste und das zweite Überstrom-Niveau VR1 bzw. VR2 sind, sind die Bedingungen für das Außerbetriebsetzen der Halbleitervorrichtung:

i)  $VS > VR1$ : für Zeiträume, die nicht der Übergangszeitraum sind; und  $VS > VR2$ : für den Übergangszeitraum.

Diese Bedingung ist gleich der Bedingung:

ii)  $VS - (VR1 - VR0) > VR0$

$VS - (VR2 - VR0) > VR0$

wobei VR0 ein willkürlicher Spannungswert ist.

Wenn die erste Bedingung i) direkt verwendet wird, wird das Detektionssignal oder ein objektives Signal VS mit zwei Referenzniveaus  $VREF1 = VR1$  und  $VREF2 = VR2$  verglichen. Andererseits werden, wenn die zweite Bedingung ii) verwendet wird, zwei objektive Signale  $VS1 = VS - (VR1 - VR0)$  und  $VS2 = VS - (VR2 - VR0)$  definiert und mit einem Referenzniveau  $VREF1 = VR0$  verglichen.

In anderen Worten kann die vorliegende Erfindung ausgeführt werden durch die Kombination von: (ein objektives Signal + zwei Referenzsignale); oder (zwei objektive Signale + ein Referenzsignal).

Entsprechende Ausführungsformen, die diesen Variationen entsprechen, werden später im Detail beschrieben.

Weiterbildungen der Erfindung sind in den Unteransprüchen gekennzeichnet.

Weitere Merkmale und Zweckmäßigkeiten der Erfindung ergeben sich aus der Beschreibung von Ausführungsbeispielen anhand der Figuren.

Von den Figuren zeigt

Fig. 1 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer ersten Ausführungsform zeigt;

Fig. 2 Betriebszeitablaufdiagramme entsprechend den Ausführungsformen;

Fig. 3 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer zweiten Ausführungsform zeigt;

Fig. 4 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer dritten Ausführungsform zeigt;

Fig. 5 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer vierten Ausführungsform zeigt;

Fig. 6 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer fünften Ausführungsform zeigt;

Fig. 7 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer sechsten Ausführungsform zeigt;

Fig. 8 ein Ersatzschaltbild, das den Aufbau einer

Überstromschutzschaltung eines IGBT nach einer siebten Ausführungsform zeigt;

Fig. 9 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer achten Ausführungsform zeigt;

Fig. 10 ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung eines IGBT nach einer neunten Ausführungsform zeigt;

Fig. 11 ist ein Ersatzschaltbild, das den Aufbau einer bekannten Überstromschutzschaltung des IGBT zeigt;

Fig. 12 zeigt Zeitablaufdiagramme des Betriebs der bekannten Überstromschutzschaltung des IGBT; und

Fig. 13 ist ein Ersatzschaltbild, das den Aufbau einer bekannten Überstromschutzschaltung des IGBT zeigt.

Wie in Fig. 1 gezeigt, weist eine Halbleiterleistungsvorrichtung oder ein Stromdetektions-IGBT 1 (bipolarer Transistor mit isoliertem Gate) einen Kollektor (C), der mit einem positiven (+) Anschluß einer Stromversorgung  $V_{CC}$  über eine Last LAST verbunden ist, einen Emitter (E), der mit einem negativen (-) Anschluß der Stromversorgung  $V_{CC}$  verbunden ist, und einen Gateanschluß (G), der mit einem Ausgang eines Treibers 2 über einen Gatewiderstand RG verbunden ist, auf. Weiter ist ein Stromdetektionswiderstand RS zwischen einem Detektionsanschluß (S) und dem Emitterschluß (E) des IGBT 1 verbunden. Ein Knoten N0 zwischen dem Detektionsanschluß (Erkennungsanschluß) und dem Stromdetektionswiderstand (Stromerkennungswiderstand) RS des IGBT 1 ist mit einem positiven Eingang eines Komparators 3 verbunden, so daß ein Spannungsabfallwert VS über den Stromdetektionswiderstand RS als positive Eingabe des Komparators 3 genommen wird.

Ein analoger Schalter 4, der mit einem negativen Ausgang des Komparators 3 verbunden ist, empfängt ein Steuersignal oder einen Einmalpuls S5 von einer Zeitsteuerung (Timer) 5 und verbindet abhängig von dem Steuersignal S5 den negativen Eingang des Komparators 3 mit einer Referenzspannung VREF1 oder VREF2. Die Referenzspannung VREF1 ist eine Spannung, die das Überstromschutz-Niveau des IGBT 1 in einem stationären Zustand anzeigt, während die Referenzspannung VREF2 ( $> VREF1$ ) das Überstromschutz-Niveau des IGBT 1 in einem Übergangszustand (bzw. Einschwingzustand) direkt nach seinem Anschalten anzeigt. Diese Referenzspannungen VREF1 und VREF2 werden durch eine nicht gezeigte Vorrichtung zum Anlegen einer Referenzspannung erzeugt, die innerhalb der Schaltung vorgesehen ist und mit einer Stromversorgungsleitung verbunden ist.

Der Timer 5 nimmt ein Eingangssignal IN auf, und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe eines Steuersignals S5 getriggert, das den analogen Schalter 4 zum Verbinden der Referenzspannung VREF2 nur während des abgeschätzten Zeitraums T des Übergangszustandes, in dem der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, anweist. Außerhalb des abgeschätzten Zeitraums T des Übergangszustandes, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, gibt der Timer 5 ein Steuersignal S5 aus, das den analogen Schalter 4 zum Verbinden mit der Referenzschaltung VREF1 steuert.

Der abgeschätzte Zeitraum T des Übergangszustandes für den Timer 5 wird gesetzt vom Anschalten des Eingangssignals IN, bis die Gatespannung des IGBT 1 als genügend größer als deren Schwellspannung  $V_{th}$ , basierend auf dessen Rückkopplungskapazität, abge-

schätzt wird. Der Zeitraum T kann durch Experimente, in denen die Gatespannung nach dem Anschalten des Eingangssignals IN überwacht wird, bestimmt werden.

Zusätzlich könnte eine integrierte Schaltung mit einem Widerstand und einem Kondensator, die eine RC-Zeitkonstante oder ähnliches aufweist, für den internen Aufbau des Timers 5 verwendet werden.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich betrachtet, die Stromdetektion dessen durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 wie bekannt durchgeführt. Wenn  $VS > VREF1$ , erreicht die Ausgabe des Komparators 3 H-Niveau, um in den Eingang des Treibers 2 eingegeben zu werden. Als Konsequenz schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum unterbrechen der Überstromversorgung des IGBT 1 aus. Derart kann der IGBT 1 vom Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einen Übergangszustand direkt nach seinem Anschalten befindlich ansieht, die Stromdetektion dessen durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF2 durchgeführt. Wenn  $VS > VREF2$ , erreicht die Ausgabe des Komparators 3 H-Niveau, um an den Eingang des Treibers 2 angelegt zu werden. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 aus. Derart kann der IGBT 1 vom Fallen in einen Verriegelungszustand geschützt werden.

Fig. 2 zeigt einen Schutzbetriebsablauf der Überstromschutzschaltung des IGBT nach der ersten Ausführungsform. Die Figur zeigt einen Gatestrom durch IG dargestellt, eine Gatespannung  $V_{GE}$ , Kollektorströme IC, Spannungsabfallwerte VS über Stromdetektionswiderstände RS, eine Referenzspannung VR, die an den negativen Eingang des Komparators 3 angelegt ist, und ein Eingangssignal IN.

Wie in der Figur gezeigt, wird während des abgeschätzten Zeitraums T des Übergangszustands vom Einschalten des Eingangssignals IN bis die Gatespannung  $V_{GE}$  genügend größer als die Schwellspannung  $V_{th}$  wird, die Referenzspannung VREF2 an den negativen Eingang des Komparators 3 angelegt. Während des abgeschätzten Zeitraums T des Übergangszustands wird der IGBT 1 durch die Überstromschutzschaltung des IGBT nach der ersten bevorzugten Ausführungsform als in einem Übergangszustand befindlich angesehen.

Dementsprechend wird im Fall der Wellenform b, da während des abgeschätzten Zeitraums T des Übergangszustands der Spannungsabfallwert VS über der Referenzspannung VREF1 aber unter der Referenzspannung VREF2 liegt, die Ausgabe des Komparators 3 L-Niveau, so daß der IGBT nicht als in einem Überstromzustand befindlich erkannt wird. In anderen Worten ist es möglich, eine fehlerhafte Erkennung zu vermeiden, die gemacht werden könnte, wenn der Spannungsabfallwert VS die Referenzspannung VREF1 während des abgeschätzten Zeitraums T des Übergangszustandes überschreitet, obwohl der Kollektorstrom IC unter dem Überstrom-Niveau OI ist.

Im Fall der Wellenform c wird, da der Spannungsabfallwert VS auch die Referenzspannung VREF2 während des abgeschätzten Zeitraums T des Übergangszustandes überschreitet, die Ausgabe des Komparators 3

H-Niveau, so daß der IGBT als in einem Überstromzustand befindlich erkannt wird. Da der Spannungsabfallwert VS der Wellenform C in einem stationären Zustand über der Referenzspannung VREF1 liegt, ist während des abgeschätzten Zeitraums T des Übergangszustandes die korrekte Erkennung gemacht worden, daß der IGBT bezüglich der Wellenform c in einem Überstromzustand ist.

Derart kann die Überstromschutzschaltung des IGBT der ersten Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst bei dessen Einschalten akkurat ausführen, indem die Referenzspannung VREF2 gesetzt wird, die während des Zeitraums des Übergangszustandes beim Einschalten zum Vergleich mit dem Spannungsabfallwert VS verwendet wird, und die größer ist als die Referenzspannung VREF1, die in einem stationären Zustand für den Vergleich mit dem Spannungsabfallwert VS verwendet wird. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie zum Beispiel einer Filterschaltung, die das Signalansprechverhalten stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Fig. 3 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach einer zweiten Ausführungsform zeigt.

Wie in der Figur gezeigt, weist ein Stromdetektions-IGBT 1 einen Kollektor (C), der mit einem positiven (+) Anschluß einer Stromversorgung Vcc über eine Last LAST verbunden ist, einen Emitter (E), der mit einem negativen (-) Anschluß der Stromversorgung Vcc verbunden ist, und einen Gateanschluß (G), der mit einem Ausgang eines Treibers 2 über einen Gatewiderstand RG verbunden ist, auf. Weiter ist ein Stromdetektionswiderstand RS zwischen einem Detektionsanschluß (S) und dem Emitteranschluß (E) des IGBT 1 verbunden. Ein Knoten N0 zwischen dem Detektionsanschluß und dem Stromdetektionswiderstand RS des IGBT 1 ist mit einem positiven Eingang des Komparators 3 verbunden, so daß ein Spannungsabfallwert VS über den Stromdetektionswiderstand RS in den positiven Eingang des Komparators 3 eingegeben wird.

Ein analoger Schalter 4, der mit dem negativen Eingang des Komparators 3 verbunden ist, empfängt ein Steuersignal S7 von einer Steuerung oder einem Pulsgenerator 7 und verbindet abhängig von dem Niveau des Steuersignals S7 den negativen Eingang des Komparators 3 mit einer Referenzspannung VREF1 oder VREF2. Die Referenzspannung VREF1 ist eine Spannung, die das Überstromschutz-Niveau des IGBT 1 in einem stationären Zustand anzeigt, während die Referenzspannung VREF2 ( $> VREF1$ ) das Überstromschutz-Niveau des IGBT 1 in einem Übergangszustand direkt nach dessen Anschalten anzeigt. Diese Referenzspannungen VREF1 und VREF2 werden durch eine nicht gezeigte Vorrichtung zum Anlegen einer Referenzspannung erzeugt, die in der Schaltung vorgesehen ist, und die mit der Stromversorgungsleitung verbunden ist.

Die Gatespannung  $V_{GE}$ , die durch den Gateanschluß des IGBT 1 geliefert wird, wird durch einen positiven Eingang eines Komparators 6 überwacht. Eine Referenzspannung VREF3 wird in einen negativen Eingang des Komparators 6 eingegeben. Die Referenzspannung VREF3 ist genügend größer als die Schwellspannung  $V_{th}$  des IGBT 1 und kleiner als eine H-Niveau-Spannung. Eine Ausgabe des Komparators 6 ist an die Steuerung 7 angelegt. Die Referenzspannung VREF3 wird durch eine nicht gezeigte Vorrichtung zum Anlegen der Referenzspannung erzeugt, die innerhalb der Schaltung

vorgesehen und mit der Stromversorgungsleitung verbunden ist.

Die Steuerung 7 nimmt ein Eingangssignal IN und die Ausgabe des Komparators 6 auf, und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe des Steuersignals S7 getriggert, das den analogen Schalter 4 zur Verbindung der Referenzspannung VREF2 nur während des abgeschätzten Zeitraums T des Übergangszustandes, in dem der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, steuert. Außerhalb des abgeschätzten Zeitraums T des Übergangszustandes (Übergangszustandabschätzdauer), wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, gibt die Steuerung 7 das Steuersignal S7 so aus, daß der analoge Schalter 4 zum Verbinden mit der Referenzspannung VREF1 gesteuert wird.

Desweiteren ist die Übergangszustandabschätzdauer T der Steuerung 7 ein Zeitraum vom Anschalten des Eingangssignals IN bis zum Anstieg der Ausgabe des Komparators 6 auf H-Niveau.

Zusätzlich ist eine Flip-Flop-Schaltung, die getriggert ist zum Setzen durch das Einschalten des Eingangssignals IN und zum Rücksetzen durch den Anstieg der Ausgabe des Komparators 6 auf H-Niveau, oder ähnliches für den internen Aufbau der Steuerung 7 möglich.

In diesem Aufbau wird, wenn die Steuerung 7 den IGBT 1 als in einem stationären Zustand befindlich erachtet, die Stromerkennung dessen wie in der ersten Ausführungsform durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , erhält die Ausgabe des Komparators 3 zur Eingabe in den Eingang des Treibers 2 H-Niveau. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 ab. Derart kann der IGBT 1 vor einem Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn die Steuerung 7 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich erachtet, die Stromerkennung dessen durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF2 durchgeführt. Wenn  $VS > VREF2$ , erhält die in den Eingang des Treibers 2 eingegebene Ausgabe des Komparators 3 H-Niveau. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Wie in Fig. 2 gezeigt, wird in der abgeschätzten Zeitdauer T des Übergangszustandes von dem Einschalten des Eingangssignals IN bis die Gatespannung VGE die Referenzspannung VREF3, die genügend groß ist, die Schwellspannung  $V_{th}$  ist, überschreitet und die Ausgabe des Komparators 6 auf H-Niveau ansteigt, die Referenzspannung VREF2 an den negativen Eingang des Komparators 3 angelegt. Während des Übergangszustandabschätzzeitraumes T wird der IGBT 1 durch die Überstromschutzschaltung des IGBT nach der zweiten Ausführungsform als in einem Übergangszustand befindlich angesehen.

Derart kann die Überstromschutzschaltung des IGBT nach der zweiten Ausführungsform wie die erste Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst während des Übergangszeitraumes direkt

nach dessen Anschalten durch Setzen der Referenzspannung VREF2, die zum Vergleich mit dem Spannungsabfallwert VS während der Übergangszustandzeitdauer nach dem Anschalten benutzt wird, und die größer als die Referenzspannung VREF1 ist, die zum Vergleich mit dem Spannungsabfallwert VS in einem stationären Zustand verwendet wird, akkurat erfüllen. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie zum Beispiel einer Filterschaltung, die die Signalansprechbarkeit stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Die abgeschätzte Zeitdauer T des Übergangszustandes erfordert, daß sie länger als die Zeitdauer t des Anhaltens des Schwellzustandes, in der die Gatespannung VGE aufgrund ihrer Rückkopplungskapazität gleich der Schwellspannung  $V_{th}$  bleibt, gesetzt wird. Da die Zeitdauer t mit dem Wert des Gatewiderstandes RG, der Kapazität des IGBT 1 und der Temperatur usw. variiert, ist es wünschenswert, die abgeschätzte Zeitdauer T des Übergangszustandes (Übergangszustandabschätzzeitdauer T) zu variieren.

Bei der zweiten Ausführungsform wird die Übergangszustandabschätzzeitdauer T durch aktuelles Überwachen der Gatespannung VGE erhalten. Darum kann, falls die Zeitdauer t des Anhaltens des Schwellzustandes mit dem Wert des Gatewiderstandes RG, der Kapazität des IGBT 1 und der Temperatur usw. variiert, die Übergangszustandabschätzzeitdauer T in Antwort auf die Variation variieren.

Als Konsequenz ist es möglich, die Übergangszustandabschätzzeitdauer T immer auf die Zeitdauer t des Anhaltens des Schwellzustandes bestens abgestimmt zu erhalten, wodurch eine Überstromschutzschaltung des IGBT mit einer Überstromschutzfunktion höherer Genauigkeit, verglichen mit der ersten Ausführungsform, gesichert wird.

Fig. 4 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach der dritten Ausführungsform zeigt.

Wie in der Figur gezeigt, weist ein Stromdetektions-IGBT 1 einen Kollektor (C), der mit einem positiven (+) Anschluß einer Stromversorgung Vcc über eine Last LAST verbunden ist, einen Emitter (E), der mit einem negativen (-) Anschluß der Stromversorgung Vcc verbunden ist, und einen Gateanschluß (G), der mit einem Ausgang eines Treibers 2 über einen Gatewiderstand RG verbunden ist, auf. Weiter ist zwischen einem Detektionsanschluß (S) und dem Emitterschluß (E) des IGBT 1 ein Stromdetektionswiderstand RS verbunden. Ein Knoten N0 zwischen dem Detektionsanschluß und Stromdetektionswiderstand RS des IGBT 1 ist mit einem positiven Eingang eines Komparators 3 verbunden, so daß ein Spannungsabfallwert VS über den Stromdetektionswiderstand RS in den positiven Eingang des Komparators 3 eingegeben wird.

Ein analoger Schalter 4, der mit einem negativen Eingang des Komparators 3 verbunden ist, empfängt ein Steuersignal S7 einer Steuerung 7 und verbindet den negativen Eingang des Komparators 3 mit einer Referenzspannung VREF1 oder VREF 2, abhängig von dem Steuersignal S7. Die Referenzspannung VREF1 ist eine Spannung, die das Überstromschutz-Niveau des IGBT 1 in einem stationären Zustand anzeigt, während die Referenzspannung VREF2 ( $> VREF1$ ) das Überstromschutz-Niveau des IGBT 1 in einem Übergangszustand direkt nach seinem Anschalten anzeigt.

Diese Referenzspannungen VREF1 und VREF2 werden durch eine nicht gezeigte Vorrichtung zum Anlegen

einer Referenzspannung erzeugt, die in der Schaltung vorgesehen und mit der Stromversorgungsleitung verbunden ist.

Ein Gatestrom  $I_G$  des IGBT 1 wird durch einen Strom/Spannung-Konverter 8 in eine durch einen positiven Eingang eines Komparators 6 zu überwachende Spannung konvertiert. Eine Referenzspannung VREF4 wird in einen negativen Eingang des Komparators 6 eingegeben. Wenn der Gatestrom  $I_G$  auf einen kleinen Stromwert  $I_L$  fällt, gibt der Strom/Spannung-Konverter 8 eine Spannung gleich der Referenzspannung VREF4 durch Strom/Spannung-Konversion des Gatestroms  $I_G$  aus. Eine Ausgabe des Komparators 6 ist an die Steuerung 7 angelegt. Die Referenzspannung VREF4 wird durch eine nicht gezeigte Vorrichtung zum Anlegen der Referenzspannung erzeugt, die in der Schaltung vorgesehen und mit der Stromversorgungsleitung verbunden ist.

Die Steuerung 7 empfängt ein Eingangssignal IN und die Ausgabe des Komparators 6, und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe eines Steuersignals S7 getriggert, das den analogen Schalter 4 zum Verbinden der Referenzspannung VREF2 anweist bzw. steuert, nur während des Übergangszustand-Abschätzzeitraums T in dem der IGBT als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird. Anders als in der Übergangszustand-Abschätzzeitdauer T gibt die Steuerung 7, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, ein Steuersignal S7 aus, das den analogen Schalter 4 zum Verbinden der Referenzspannung VREF1 steuert.

Desweiteren ist die Übergangszustand-Abschätzzeitdauer T der Steuerung 7 ein Zeitraum vom Einschalten des Eingangssignals IN bis die Ausgabe des Komparators 6 auf H-Niveau ansteigt.

Zusätzlich ist als interner Aufbau der Steuerung 7 eine Flip-Flop-Schaltung, die getriggert ist zum Setzen beim Einschalten des Eingangssignals IN und zum Rücksetzen bei dem Anstieg auf H-Niveau des Ausgangs des Komparators 6, oder ähnliches möglich.

In diesem Aufbau wird, wenn die Steuerung 7 den IGBT 1 als in einem stationären Zustand befindlich ansieht, die Stromerkennung dessen wie bei der ersten Ausführungsform durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , gibt der Komparator 3 ein H-Niveau zur Rückkopplung (Eingabe) an den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn die Steuerung 7 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich ansieht, die Stromdetektion dessen durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF2 durchgeführt. Wenn  $VS > VREF2$ , erhält die Ausgabe des Komparators 3 zur Rückkopplung (Eingabe) an den Eingang des Treibers 2 H-Niveau. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Wie in Fig. 2 gezeigt, wird während der Übergangs-

zustand-Abschätzzeitdauer T von dem Einschalten des Eingangssignals IN bis die Rückkopplungskapazität des IGBT 1 nahezu vollständig geladen und der Gatestrom  $I_G$  unter einen kleinen Stromwert  $I_L$  in der Nähe von 0 gefallen ist und die Ausgabe des Komparators 6 auf L-Niveau fällt, die Referenzspannung VREF2 an den negativen Eingang des Komparators 3 angelegt. Während der Übergangszustand-Abschätzzeitdauer T wird der IGBT 1 von der Überstromschutzschaltung des IGBT nach der dritten Ausführungsform als in einem Übergangszustand befindlich angesehen.

Derart kann die Überstromschutzschaltung des IGBT nach der dritten Ausführungsform wie die erste Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst bei dessen Einschalten akkurat erfüllen, indem die Referenzspannung VREF2, die zum Vergleich mit dem Spannungsabfallwert VS verwendet wird, die größer als die Referenzspannung VREF1, die in einem stationären Zustand zum Vergleich mit dem Spannungsabfallwert VS verwendet wird, ist, während des Übergangszustandzeitraumes bei dem Anschalten gesetzt wird. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie zum Beispiel einer Filterschaltung, die das Signalansprechverhalten stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Bei der dritten Ausführungsform wird die Übergangszustand-Abschätzzeitdauer T durch aktuelles Überwachen des Gatestromes  $I_G$  erhalten. Daher kann die Übergangszustand-Abschätzzeitdauer T, falls die Zeitdauer t des Haltens des Schwellzustandes mit dem Wert des Gatewiderstandes  $R_G$ , der Kapazität des IGBT 1 und der Temperatur usw. variiert, in Antwort auf diese Variation variieren.

Als Folge wird es wie bei der zweiten Ausführungsform möglich, immer die am besten an die Zeitdauer t des Anhaltens des Schwellzustandes angepaßte Übergangszustand-Abschätzzeitdauer T zu erhalten, wodurch sicher eine Überstromschutzschaltung des IGBT mit einer Überstromschutzfunktion höherer Genauigkeit als bei der ersten Ausführungsform erhalten wird.

Fig. 5 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach der vierten Ausführungsform zeigt.

Wie in der Figur gezeigt, sind zwischen dem Detektionsanschluß (S) und dem Emitteranschluß (E) des IGBT 1 zwei Stromdetektionswiderstände RS1 und RS2 in Reihe geschaltet. Ein Knoten N1 zwischen dem Detektionsanschluß und dem Stromdetektionswiderstand RS1 und ein Knoten N2 zwischen den beiden Stromdetektionswiderständen RS1 und RS2 sind mit dem ersten Eingang 91 bzw. dem zweiten Eingang 92 eines analogen Schalters 9 verbunden.

In anderen Worten wird ein Spannungsabfallwert VS1 über die Stromdetektionswiderstände RS1 und RS2 in den ersten Eingang 91 des analogen Schalters 9 eingegeben, während ein Spannungsabfallwert VS2 nur über den Stromdetektionswiderstand RS2 in den zweiten Eingang 92 des analogen Schalters 9 eingegeben wird. Der positive Eingang des Komparators 3 ist über den analogen Schalter 9 mit dem Knoten N1 oder dem Knoten N2 verbunden.

Desweiteren erfüllen die Stromdetektionswiderstände RS1 und RS2 im Vergleich mit dem Stromdetektionswiderstand RS und den Referenzspannungen VREF1 und VREF2 der ersten Ausführungsform die folgenden Beziehungen:

$$RS = RS1 + RS2 \quad (I)$$

$$VREF1/VREF2 = RS2/(RS1 + RS2) \quad (II).$$

Der Timer 5 nimmt ein Eingangssignal IN auf, und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe des Steuersignals S5 getriggert, das den analogen Schalter 9 zur Verbindung des Knotens N2 während der Übergangszustand-Abschätzzeitdauer T, indem der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, steuert. Anders als während der Übergangszustand-Abschätzzeitdauer T gibt der Timer 5, wenn der IGBT 1 als in einem stationären Zustand befindlich betrachtet wird, das Steuersignal S5 zur Ansteuerung des analogen Schalters 9 zur Verbindung mit dem Knoten N1 aus.

Da desweiteren die anderen Aspekte des Aufbaus dieselben wie bei der ersten Ausführungsform sind, wird die damit verbundene Beschreibung hier weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich ansieht, die Stromdetektion dessen wie bei der ersten Ausführungsform durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS1 (= VS) über den resultierenden Widerstand (= RS) der Stromdetektionswiderstände RS1 und RS2 mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , erhält die Ausgabe des Komparators 3 zur Eingabe in den Eingang des Treibers 2 H-Niveau. Als Konsequenz schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart wird der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich ansieht, die Stromdetektion dessen durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS2 über den Stromdetektionswiderstand RS2 mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS2 > VREF1$ , erhält die Ausgabe des Komparators 3 zur Eingabe in den Eingang des Treibers 2 H-Niveau. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstromversorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

In diesem Fall ist das Vergleichsresultat des Spannungsabfallwertes VS2 und der Referenzspannung VREF1 gleich dem des Spannungsabfallwertes VS und der Referenzspannung VREF2, das in der ersten Ausführungsform von dem Komparator 3 erhalten wurde, da die Beziehung  $VS2 = (VREF1/VREF2) \cdot VS1$  hält.

Derart kann die Überstromschutzschaltung des IGBT nach der vierten Ausführungsform wie die erste Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst in der Übergangsperiode direkt nach dessen Anschalten akkurat ausführen, in dem nur die Referenzspannung VREF1 verwendet wird, und in dem der Spannungsabfallwert VS2 während der Übergangszustandsperiode beim Anschalten kleiner als der Spannungsabfallwert VS1, der während einer Periode des stationären Zustands entwickelt wird, gesetzt wird. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie einer Filterschaltung, die das Signalansprechverhalten stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Desweiteren ist die vierte Ausführungsform eine Erweiterung der ersten Ausführungsform im Aufbau. Durch Ersetzen des Timers 5 der vierten Ausführungs-

form durch eine Steuerung 7 und das Hinzufügen der T-Zeitdauerüberwachung, kann eine Erweiterung der zweiten oder dritten Ausführungsform konstruiert werden.

Fig. 6 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach der fünften Ausführungsform zeigt.

Wie in der Figur gezeigt, sind zwei Stromdetektionswiderstände RS1 und RS2 in Reihe zwischen den Detektionsanschluß (S) und den Emitterschluß (E) des IGBT 1 geschaltet. Ein Knoten N3 zwischen dem Detektionsanschluß und dem Stromdetektionswiderstand RS2 ist mit dem positiven Eingang des Komparators 3 verbunden. Eine Referenzspannung VREF1 ist an den negativen Eingang des Komparators 3 angelegt.

Ein analoger Schalter 10 ist zwischen die beiden Enden des Stromdetektionswiderstandes RS1 geschaltet. Der analoge Schalter 10 empfängt ein Steuersignal oder einen Einmalpuls S5 von einem Timer 5, der als ein Pulsgenerator dient, und er schaltet abhängig von dem Steuersignal S5 an oder aus. Wenn der analoge Schalter 10 anschaltet, schließt er die beiden Enden des Stromdetektionswiderstand RS1 kurz.

Desweiteren erfüllen die Stromdetektionswiderstände RS1 und RS2 die Gleichungen (I) und (II), wie die vierte Ausführungsform, im Vergleich mit dem Stromdetektionswiderstand RS und den Referenzspannungen VREF1 und VREF2 der ersten Ausführungsform.

Der Timer 5 erhält das Eingangssignal IN und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe des Steuersignals S5 getriggert, das den analogen Schalter 10 nur während der Übergangszustand-Abschätzzeitdauer T, in der der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, zum Schließen ansteuert. Anders als während der Übergangszustand-Abschätzzeitdauer T gibt der Timer 5, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, das Steuersignal S5 den analogen Schalter 10 zum Öffnen ansteuernd aus.

Da desweiteren die anderen Aspekte des Aufbaus dieselben wie bei der ersten Ausführungsform sind, wird die damit verbundene Beschreibung weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich ansieht, die Stromdetektion desselben wie bei der ersten Ausführungsform durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS1 (= VS) über den resultierenden Widerstand (= RS) der Stromdetektionswiderstände RS1 und RS2 mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , erhält die Ausgabe des Komparators 3 H-Niveau und wird an den Eingang des Treibers 2 zurückgegeben. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Latch-up-Zustand (Verriegelungszustand) geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich ansieht, die Stromdetektion desselben durch den Komparator 3 durch Vergleich des Spannungsabfallwertes VS2 über den Stromdetektionswiderstand RS2 mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS2 > VREF1$ , gibt der Komparator 3 ein H-Niveau-Signal zur Eingabe in den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Über-



strom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

In diesem Fall ist, da die Beziehung  $VS2 = (VREF1/VREF2) \cdot VS1$  hält, das Vergleichsresultat des Spannungsabfallwertes VS2 und der Referenzspannung VREF1 gleich dem des Spannungsabfallwertes VS und der Referenzspannung VREF2, das durch den Komparator 3 der ersten Ausführungsform erhalten wird.

Derart kann die Überstromschutzschaltung des IGBT der fünften Ausführungsform wie die erste Ausführungsform ihre Überstromschutzfunktion des IGBT 1 selbst während des Übergangszeitraums direkt nach dessen Anschalten akkurat erfüllen, indem nur eine einzelne Referenzspannung VREF1 als Referenzspannung verwendet wird und indem der Spannungsabfallwert VS2, der während des Übergangszustandszeitraumes bei Einschalten entwickelt wird, kleiner als der Spannungsabfallwert VS1, der während des Zeitraums des stationären Zustands entwickelt wird, gesetzt wird. Desweiteren kann der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie einer Filterschaltung, die die Signalansprechbarkeit stört, durchgeführt werden, wodurch eine Zeitverzögerung vermieden wird.

Weiter ist die fünfte Ausführungsform eine Erweiterung des Aufbaus der ersten Ausführungsform. Durch Ersetzen des Timers 5 der fünften Ausführungsform durch eine Steuerung 7 und Hinzufügen eines der T-Zeitraumüberwacher usw. kann eine Erweiterung der zweiten oder dritten Ausführungsform aufgebaut werden.

Fig. 7 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT der sechsten Ausführungsform zeigt.

Wie in der Figur gezeigt, ist ein Knoten NO zwischen einem Detektionsanschluß und einem Stromdetektionswiderstand RS des IGBT 1 mit den positiven Eingängen von Komparatoren 31 und 32 verbunden, und daher wird ein Spannungsabfallwert VS über einen Stromdetektionswiderstand RS in die positiven Eingänge der Komparatoren 31 bzw. 32 eingegeben. Der Komparator 31 nimmt eine Referenzspannung VREF1 durch seinen negativen Eingang auf, während der Komparator 32 eine Referenzspannung VREF2 durch seinen negativen Eingang aufnimmt.

Ein analoger Schalter 11 ist zwischen den Komparatoren 31 und 32 und einem Eingang eines Treibers 2 angeordnet. Der analoge Schalter 11 empfängt ein Steuersignal oder einen Einmalpuls S5 von einem Timer (einem Pulsgenerator) 5 und er verbindet entweder einen Ausgang des Komparators 31 oder einen Ausgang des Komparators 32 mit dem Eingang des Treibers 2, abhängig von dem Steuersignal S5.

Der Timer 5 empfängt ein Eingangssignal IN und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe eines Steuersignals S5 getriggert, das den analogen Schalter 11 zum Verbinden des Ausgangs des Komparators 32 mit dem Eingang des Treibers 2 nur während der Übergangszustand-Abschätzzeitdauer T, in der der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, ansteuert. Anders als während der Übergangszustand-Abschätzzeitdauer T gibt der Timer 5, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, ein Steuersignal S5 zum Ansteuern des analogen Schalters 11 zum Verbinden des Ausgangs des Komparators 31 mit dem Eingang des Treibers 2 aus.

Da weiter die anderen Aspekte des Aufbaus dieselben wie bei der ersten Ausführungsform sind, wird die damit

verbundene Beschreibung weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich erachtet, die Stromdetektion desselben durch den Komparator 31 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , gibt der Komparator 31 ein H-Niveau zum zurückführen an den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich erachtet, die Stromdetektion desselben durch den Komparator 32 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF2 durchgeführt. Wenn  $VS > VREF2$ , gibt der Komparator 32 ein H-Niveau zum Zurückführen an den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Derart kann die Überstromschutzschaltung des IGBT der sechsten Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst während des Übergangszeitraums direkt nach dessen Anschalten akkurat erfüllen, durch Setzen der Referenzspannung VREF2, die zum Vergleich mit dem Spannungsabfallwert VS während des Übergangszustandszeitraumes beim Anschalten verwendet wird, und die größer als die Referenzspannung VREF1, die um Vergleich mit dem Spannungsabfallwert VS in einem stationären Zustands verwendet wird, ist. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie einer Filterschaltung, die die Signalansprechverhalten stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Bei der sechsten Ausführungsform schaltet der analoge Schalter 11 die digitalen Ausgangssignale der Komparatoren 31 und 32. Daher kann eine analoge Signaldekodierung höherer Genauigkeit erreicht werden, da es nicht notwendig ist, die analogen Signale der Referenzspannung VREF1 und VREF2 direkt zu schalten, verglichen mit der ersten Ausführungsform, bei der der analoge Schalter 4 die analogen Eingangssignale des Komparators 3 schaltet.

Weiter ist die sechste Ausführungsform eine Erweiterung des Aufbaus der ersten Ausführungsform. Durch Ersetzen des Timers 5 der sechsten Ausführungsform durch eine Steuerung 7 und Hinzufügen einer T-Zeitraumüberwachung (T-Zeitraum-Monitor), kann eine Erweiterung der zweiten oder dritten Ausführungsform aufgebaut werden.

Fig. 8 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT der siebten Ausführungsform zeigt.

Wie in der Figur gezeigt, ist ein Knoten N1 zwischen einem Detektionsanschluß des IGBT 1 und einem Stromdetektionswiderstand RS1 mit einem positiven Eingang eines Komparators 31 verbunden, und daher wird ein Spannungsabfallwert VS1 über die Stromdetektionswiderstände RS1 und RS2 in den positiven Eingang des Komparators 31 eingegeben. Ein Knoten N2 zwischen den Stromdetektionswiderständen RS1 und



RS2 ist mit einem positiven Eingang eines Komparators 32 verbunden, und daher wird ein Spannungsabfallwert VS2 über den Stromdetektionswiderstand RS2 in den positiven Eingang des Komparators 32 eingegeben. Eine Referenzspannung VREF1 ist gemeinsam an negative Eingänge der Komparatoren 31 und 32 angelegt.

Ein analoger Schalter 11 ist zwischen den Komparatoren 31 und 32 und einem Eingang eines Treibers 2 angeordnet. Der analoge Schalter 11 empfängt ein Steuersignal oder einen Einmalpuls S5 von einem Timer 5 und verbindet entweder einen Ausgang des Komparators 31 oder einen Ausgang des Komparators 32 mit dem Eingang des Treibers 2, abhängig von dem Steuersignal S5.

Der Timer 5 empfängt ein Eingangssignal IN und wird durch die führende Flanke des Eingangssignal IN zur Ausgabe eines Steuersignals S5 getriggert, das den analogen Schalter 11 zur Verbindung des Ausgangs des Komparators 32 mit dem Eingang des Treibers 2 nur während der Übergangszustand-Abschätzzeitdauer T, in der der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, ansteuert. Außerhalb der Übergangszustand-Abschätzzeitdauer T, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, gibt der Timer 5 ein Steuersignal S5 zur Ansteuerung des analogen Schalters 11 zur Verbindung des Ausgangs des Komparators 31 mit dem Eingang des Treibers 2 aus.

Da desweiteren die anderen Aspekte des Aufbaus dieselben wie bei der vierten Ausführungsform (siehe Fig. 5) sind, wird die damit verbundene Beschreibung hier weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich ansieht, die Stromdetektion desselben wie bei der vierten Ausführungsform durch den Komparator 31 durch Vergleich des Spannungsabfallwertes VS1 (= VS) über den resultierenden Widerstand (= RS) der Summe der Stromdetektionswiderstände RS1 und RS2 mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , gibt der Komparator 31 ein H-Niveau zur Eingabe an den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zur Unterbrechung der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand bewahrt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich ansieht, die Stromerkennung desselben durch den Komparator 32 durch Vergleich des Spannungsabfallwertes VS2 über den Stromdetektionswiderstand RS2 mit der Referenzspannung VREF1 ausgeführt. Wenn  $VS2 > VREF1$ , gibt der Komparator 32 ein H-Niveau zur Eingabe an den Eingang des Treibers 2 aus. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand bewahrt werden.

In diesem Fall ist, da die Beziehung  $VS2 = (VREF1/VREF2) \cdot VS1$  hält, das Vergleichsresultat des Spannungsabfallwertes VS2 und der Referenzspannung VREF1 gleich dem des Spannungsabfallwertes VS und der Referenzspannung VREF2, das durch den Komparator 31 in der ersten Ausführungsform erhalten wird.

Derart kann die Überstromschutzschaltung des IGBT nach der siebten Ausführungsform wie die vierte Ausführungsform ihre Überstromschutzfunktion für den

IGBT 1 selbst bei dessen Anschalten akkurat erfüllen, durch Verwenden nur der Referenzspannung VREF1 als eine Referenzspannung und durch Setzen des Spannungsabfallwertes VS2, der während des Übergangszustandzeitraumes beim Einschalten entwickelt wird, auf einen kleineren Wert als den Spannungsabfallwert VS1, der während eines Zeitraums des stationären Zustandes entwickelt wird. Desweiteren kann der Überstromschutzbetrieb ohne Verwendung solcher Mittel wie einer Filterschaltung, die das Signalansprechverhalten stört, ausgeführt werden, wodurch eine Zeitverzögerung vermieden wird.

Bei der siebten Ausführungsform schaltet der analoge Schalter 11 die digitalen Ausgangssignale der Komparatoren 31 und 32. Daher kann eine analoge Signalerkennung höherer Genauigkeit erreicht werden, da es nicht notwendig ist, die analogen Signale der Spannungsabfallwerte VS1 und VS2 direkt zu schalten, verglichen mit der vierten Ausführungsform, bei der der analoge Schalter 9 die analogen Eingangssignale des Komparators 3 schaltet.

Fig. 9 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach einer achten Ausführungsform zeigt.

Wie in der Figur gezeigt, ist ein digitaler Schalter 12 zwischen Komparatoren 31 und 32 und einem Eingang eines Treibers 2 angeordnet. Der digitale Schalter 12 empfängt ein Steuersignal oder einen Einmalpuls S5 von einem Timer 5 und verbindet abhängig von dem Steuersignal S5 entweder einen Ausgang des Komparators 31 oder einen Ausgang des Komparators 32 elektrisch mit dem Eingang des Treibers 2.

Der digitale Schalter 12 besteht aus UND-Gattern 41 und 42 und einem ODER-Gatter 43. Das UND-Gatter 41 empfängt eine Ausgabe des Komparators 31 durch seinen einen Eingang und das Steuersignal S5 des Timers 5 durch seinen anderen Eingang. Das UND-Gatter 42 empfängt eine Ausgabe des Komparators 32 durch seinen einen Eingang und ein invertiertes Signal des Steuersignals S5 durch seinen anderen Eingang. Das ODER-Gatter 43 empfängt eine Ausgabe des UND-Gatters 41 durch seinen einen Eingang und eine Ausgabe des UND-Gatters 42 durch seinen anderen Eingang.

Der Timer 5 empfängt ein Eingangssignal IN und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe des Steuersignals S5 getriggert, das den digitalen Schalter 12 zur Verbindung des Ausgangs des Komparators 32 mit dem Eingang des Treibers 2 nur während der Übergangszustand-Abschätzzeitdauer T, in der der IGBT als in einem Übergangszustand direkt nach seinem Anschalten angesehen wird, ansteuert. Anders als in der Übergangszustand-Abschätzzeitdauer T gibt der Timer 5, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, das Steuersignal S5 zur Ansteuerung des digitalen Schalters 12 zur Verbindung des Ausgangs des Komparators 31 mit dem Eingang des Treibers 2 aus.

Da desweiteren die anderen Aspekte des Aufbaus dieselben wie bei der ersten Ausführungsform sind, wird die damit verbundene Beschreibung hier weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT 1 als in einem stationären Zustand befindlich erachtet, die Stromdetektion desselben durch den Komparator 31 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , erhält die Ausgabe des Komparators 31 H-Niveau, um an den Eingang des Treibers 2 zurückgegeben zu werden.

Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zum Unterbrechen der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich erachtet, die Stromdetektion desselben durch den Komparator 32 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF2 ausgeführt. Wenn  $VS > VREF2$ , gibt der Komparator 32 ein H-Niveau aus, um an den Eingang des Treibers 2 zurückgegeben zu werden. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zur Unterbrechung der Überstrom-Versorgung des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Derart kann die Überstromschutzschaltung des IGBT nach der achten Ausführungsform ihre Überstromschutzfunktion für den IGBT 1 selbst während der Übergangsperiode direkt nach seinem Einschalten präzise erfüllen, indem die Referenzspannung VREF2, die für den Vergleich mit dem Spannungsabfallwert VS während der Übergangsperiode beim Einschalten verwendet wird, größer als die Referenzspannung VREF1, die für den Vergleich mit dem Spannungsabfallwert VS in einem stationären Zustand verwendet wird, gesetzt wird. Desweiteren wird der Überstromschutzbetrieb ohne Verwendung solcher Vorrichtungen wie eine Filterschaltung, die die Signalansprechbarkeit stört, ausgeführt, wodurch eine Zeitverzögerung vermieden wird.

Bei der achten Ausführungsform schaltet der digitale Schalter 12 die digitalen Ausgangssignale der Komparatoren 31 und 32. Daher kann, verglichen mit der ersten Ausführungsform, bei der der analoge Schalter 4 die analogen Eingangssignale des Komparators 3 schaltet, eine analoge Signaldetektion höherer Genauigkeit erreicht werden, da es nicht notwendig ist, die analogen Signale der Referenzsignale VREF1 und VREF2 direkt zu schalten.

Zusätzlich ist es aufgrund des Aufbaus, bei dem der digitale Schalter 12 die digitalen Ausgangssignale der Komparatoren 31 und 32 schaltet, vorteilhafterweise mit großer Leichtigkeit möglich, eine monolithische Integration auszuführen, wodurch verglichen mit der Verwendung des analogen Schalters mit höherer Geschwindigkeit gearbeitet werden kann, usw. Desweiteren ist die achte Ausführungsform eine Erweiterung des Aufbaus der ersten Ausführungsform. Durch Ersetzen des Timers 5 der achten Ausführungsform durch eine Steuerung 7 und Hinzufügen einer T-Zeitraumüberwachung kann eine Erweiterung der zweiten oder dritten Ausführungsform aufgebaut werden.

Fig. 10 ist ein Ersatzschaltbild, das den Aufbau einer Überstromschutzschaltung des IGBT nach einer neunten Ausführungsform zeigt.

Wie in der Figur gezeigt, ist ein digitaler Schalter 13 zwischen Komparatoren 31 und 32 und einem Eingang eines Treibers 2 angeordnet. Der digitale Schalter 13 empfängt ein Steuersignal oder einen Einmalpuls S5 von einem Timer 5 und verbindet abhängig von dem Steuersignal S5 entweder einen Ausgang des Komparators 31 oder einen Ausgang des Komparators 32 elektrisch mit dem Eingang des Treibers 2.

Der digitale Schalter 13 besteht aus einem UND-Gatter 44 und einem ODER-Gatter 45. Das UND-Gatter 44 empfängt eine Ausgabe des Komparators 31 durch sei-

nen einen Eingang und das Steuersignal S5 vom Timer 5 durch seinen anderen Eingang. Das ODER-Gatter 45 empfängt eine Ausgabe des UND-Gatters 44 durch seinen einen Eingang und eine Ausgabe des Komparators 32 durch seinen anderen Eingang.

Der Timer 5 empfängt ein Eingangssignal IN und wird durch die führende Flanke des Eingangssignals IN zur Ausgabe des Steuersignals S5 getriggert, das den digitalen Schalter 13 zur Verbindung des Ausgangs des Komparators 32 mit dem Eingang des Treibers 2 nur durch Unterbrechen der Verbindung (Ausgabe eines L-Niveau-Signals) der Ausgabe des Komparators 31 unter Benutzung des UND-Gatters 44, während des Übergangszustand-Abschätzzeitdauer T, in der der IGBT 1 als in einem Übergangszustand direkt nach seinem Anschalten befindlich angesehen wird, ansteuert. Zu anderen Zeiten als dem Übergangszustand-Abschätzzeitraum T, wenn der IGBT 1 als in einem stationären Zustand befindlich angesehen wird, gibt der Timer 5 das Steuersignal S5 zur Ansteuerung des digitalen Schalters 13 zur Verbindung des Ausgangs des Komparators zur Eingabe in den Eingang des Treibers 2 aus.

Da desweiteren die anderen Aspekte des Aufbaus dieselben wie bei der ersten Ausführungsform sind, wird die damit verbundene Beschreibung hier weggelassen.

Bei diesem Aufbau wird, wenn der Timer 5 den IGBT als in einem stationären Zustand befindlich erachtet, die Stromdetektion desselben durch den Komparator 31 durch Vergleich des Spannungsabfallwertes VS über den Stromdetektionswiderstand RS mit der Referenzspannung VREF1 durchgeführt. Wenn  $VS > VREF1$ , erhält die Ausgabe des Komparators 31 H-Niveau, zur Eingabe in den Eingang des Treibers 2. Als Folge schaltet die L-Niveau-Ausgabe des Treibers 2 den IGBT zur Unterbrechung der Versorgung mit einem zu hohen Strom des IGBT 1 ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand (Latch-up-Zustand) geschützt werden.

Andererseits wird, wenn der Timer 5 den IGBT 1 als in einem Übergangszustand direkt nach seinem Einschalten befindlich betrachtet, die Spannungsdetektion durch den Komparator 32 durch Vergleich des Spannungsabfalls VS über den Strommeßwiderstand RS mit der Referenzspannung VREF2 durchgeführt. Wenn  $VS > VREF2$ , gibt der Komparator 32 ein Signal auf H-Niveau an den Eingang des Treibers 2 aus. Als Folge schaltet die Ausgabe auf L-Niveau des Treibers 2 den IGBT zur Unterbrechung der Versorgung des IGBT 1 mit zuviel Strom ab. Derart kann der IGBT 1 vor dem Fallen in einen Verriegelungszustand geschützt werden.

Derart kann die Überstromschutzschaltung der neunten Ausführungsform des IGBT ihre Überstromschutzfunktion für den IGBT 1 akkurat erfüllen, selbst bei dessen Einschalten, durch Setzen der Referenzspannung VREF2, die zum Vergleich mit Spannungsabfallwert VS verwendet wird, während des Übergangszustandszeitraumes beim Einschalten auf einen größeren Wert als die Referenzspannung VREF1, die zum Vergleich mit Spannungsabfallwert VS beim stationären Zustand verwendet wird. Desweiteren kann der Überstromschutzbetrieb ohne Verwendung solcher Vorrichtungen, wie zum Beispiel einer Filterschaltung, die das Signalansprechverhalten stört, ausgeführt werden, wodurch eine Zeitverzögerung vermieden wird.

Bei der neunten Ausführungsform schaltet der digitale Schalter 13 die digitalen Ausgangssignale der Komparatoren 31 und 32. Daher kann verglichen mit der ersten Ausführungsform, bei der der analoge Schalter 4

die analogen Eingangssignale des Komparators 3 schaltet, eine Analogsignaldetektion höherer Genauigkeit erreicht werden, da es nicht notwendig ist, die analogen Signale der Referenzsignale VREF1 und VREF2 direkt zu schalten.

Zusätzlich ist es aufgrund des Aufbaus, bei dem der digitale Schalter 13 die digitalen Ausgangssignale der Komparatoren 31 und 32 schaltet, vorteilhafterweise mit großer Leichtigkeit möglich, eine monolithische Integration durchzuführen, um verglichen mit der Verwendung des analogen Schalters usw., einen Betrieb mit höherer Geschwindigkeit zu erreichen.

Desweiteren ist die neunte Ausführungsform eine Erweiterung der ersten Ausführungsform in der Konstruktion. Durch Ersetzen des Timers 5 der neunten Ausführungsform durch eine Steuerung 7 und Hinzufügen einer T-Zeitraum-Überwachung kann eine Erweiterung der zweiten oder dritten Ausführungsform konstruiert werden.

Desweiteren ist die vorliegende Erfindung, obwohl in den vorherigen Ausführungsformen ein Beispiel des n-Kanal IGBT gegeben wurde, nicht darauf begrenzt, sondern auf jede Leistungsvorrichtung, die eine Stromdetektionselektrode aufweist, anwendbar, wie zum Beispiel einen p-Kanal IGBT, einen Leistungs-MOSFET oder ähnliche.

Bei der ersten bis neunten Ausführungsform kann die nicht zum IGBT 1, der Last LAST, dem Stromdetektionswiderstand RS und der Stromversorgung VCC gehörende Überstromschutzschaltung (in den Fig. 1 und 3 bis 10 durch eine gestrichelte Linie umschlossen) mit relativer Leichtigkeit monolithisch integriert werden. Speziell die Konfigurationen aus den Fig. 9 und 10 sind der monolithischen Integration zugänglicher, da deren Signalschalter ein digitaler Schalter ist.

Bei der vierten Ausführungsform (siehe Fig. 5), der fünften Ausführungsform (siehe Fig. 6) und der siebten Ausführungsform (siehe Fig. 8) wird die Detektion des Überstromzustandes des IGBT 1 durch Wechsel des Spannungsabfallwertes über den Stromdetektionswiderstand abhängig davon, ob er in der Übergangsperiode direkt nach dem Anschalten oder nicht ist, ausgeführt. Darum wird in dem Fall der monolithischen Integration des durch die gestrichelte Linie eingeschlossenen Abschnittes der Wechsel des Typs des IGBT nur durch den Wechsel der Widerstandswerte der externen Stromdetektionswiderstände RS1 und RS2 begleitet, so daß die Detektion der Überstrombedingung unter den optimalen Bedingungen ausgeführt werden kann. In anderen Worten kann im Fall der monolithischen Integration der Überstromschutz für eine Mehrzahl von Arten von IGBTs auf optimale Weise leicht ausgeführt werden.

Andererseits wird bei der ersten bis dritten, sechsten, achten und neunten Ausführungsform die Detektion des Überstromzustandes des IGBT 1 durch Wechsel der Referenzspannung, die intern erzeugt wird, abhängig davon, ob er sich in der Übergangsperiode direkt nach dem Einschalten oder nicht befindet, ausgeführt. Darum kann im Fall der monolithischen Integration des durch die gestrichelte Linie eingeschlossenen Bereiches der Wechsel derart von IGBT nicht durch den Wechsel der Referenzspannungen VREF1 und VREF2 begleitet werden. In anderen Worten ist es im Fall der monolithischen Integration unmöglich den Überstromschutz für eine Mehrzahl von Arten von IGBTs auf optimalen Wege auszuführen.

Abhängig von der Kapazität des IGBT 1 kann mono-

lithische Integration (Festkörperintegration) der Überstromschutzschaltung und des IGBT 1 erreicht werden.

## Patentansprüche

1. Überstromschutzschaltung einer Leistungsvorrichtung, wobei die Leistungsvorrichtung (1) eine Detektionselektrode (S) aufweist, von der ein Detektionssignal bezüglich eines auf einem Hauptstromweg der Leistungsvorrichtung fließenden Hauptstromes erhalten wird, mit:
  - a) einer Treibervorrichtung (2) zum Empfangen eines Eingangssignals (IN) zur Erzeugung eines Steuersignals und zum Zuführen des Steuersignals zur einer Steuerelektrode der Leistungsvorrichtung (1);
  - b) einer Referenzsignalerzeugungsvorrichtung zur Erzeugung erster und zweiter Referenzsignale (VREF1, VREF2), wobei das Niveau des zweiten Referenzsignales höher als das Niveau des ersten Referenzsignales ist;
  - c) einer Pulserzeugungsvorrichtung (5, 7) zur Erzeugung eines Pulses (S5, S7) in Antwort auf die Aktivierung des Eingangssignals;
  - d) einer Auswahlvorrichtung (4, 11-13) zur Auswahl eines der zweiten und ersten Referenzsignale in Antwort auf die Aktivierung bzw. Deaktivierung des Pulses, um ein ausgewähltes Referenzsignal zu erhalten; und
  - e) einer Vergleichsvorrichtung (3, 31, 32) zum Vergleichen des Detektionssignales mit dem ausgewählten Referenzsignal zur Erzeugung eines Treibersteuersignals, welches an die Treibereinrichtung zum Außerbetriebsetzen der Treibervorrichtung geliefert wird.
2. Überstromschutzschaltung einer Leistungsvorrichtung, wobei die Leistungsvorrichtung (1) eine Detektionselektrode (S), von der ein Detektionssignal bezüglich eines auf einem Hauptstromweg der Leistungsvorrichtung fließenden Hauptstromes erhalten wird, aufweist, mit:
  - a) einer Treibervorrichtung (2) zum Empfangen eines Eingangssignals (IN) zur Erzeugung eines Steuersignals und zum Zuführen des Steuersignals an eine Steuerelektrode der Leistungsvorrichtung (1);
  - b) einer Referenzsignalerzeugungsvorrichtung zum Erzeugung erster und zweiter Referenzsignale (VREF1, VREF2), wobei das Niveau des zweiten Referenzsignales höher als das Niveau des ersten Referenzsignales ist;
  - c) einer Pulserzeugungsvorrichtung zum Erzeugung eines Pulses in Antwort auf die Aktivierung des Eingangssignals;
  - d) einer ersten und einer zweiten Vergleichsvorrichtung (31, 32) zum Vergleichen des Detektionssignales mit dem ersten bzw. dem zweiten Referenzsignal;
  - e) einer Auswahlvorrichtung (11, 12, 13) zur Auswahl einer der Ausgaben der ersten und zweiten Vergleichsvorrichtungen in Antwort auf den Puls zur Erzeugung eines Treibersteuersignals, welches an die Treibervorrichtung zum Außerbetriebsetzen dem Treibervorrichtung gegeben wird.
3. Überstromschutzschaltung einer Leistungsvorrichtung, wobei die Leistungsvorrichtung (1) eine Detektionselektrode (S) aufweist, von der ein De-

tektionssignal bezüglich eines auf einem Hauptstromweg der Leistungsvorrichtung fließenden Hauptstromes erhalten wird, mit:

- a) einer Treibervorrichtung (2) zum Empfangen eines Eingangssignals (IN) zur Erzeugung eines Steuersignals und zum Zuführen des Steuersignals an eine Steuerelektrode der Leistungsvorrichtung;
  - b) einer Referenzsignalerzeugungsvorrichtung zum Erzeugung eines Referenzsignales (VREF1);
  - c) einer Pulserzeugungsvorrichtung (5, 7) zum Erzeugen eines Pulses (S5, S7) in Antwort auf die Aktivierung des Eingangssignals;
  - d) einer Konvertervorrichtung (RS1, RS2, 9, 10, 11), die zur Konvertierung des Detektionssignales in ein erstes bzw. ein zweites objektives Signal (VS1, VS2) in Antwort auf den Puls zum Erhalt eines ausgewählten objektiven Signals betreibbar ist, wobei das Niveau des ersten objektiven Signals niedriger als das Niveau des zweiten objektiven Signals ist; und
  - e) einer Vergleichsvorrichtung (3) zum Vergleich des ausgewählten objektiven Signals mit dem Referenzsignal zur Erzeugung eines Treibersteuersignals, welches an die Treibervorrichtung zum Außerbetriebsetzen der Treibervorrichtung gegeben wird.
4. Überstromschutzschaltung einer Leistungsvorrichtung, wobei die Leistungsvorrichtung (1) eine Detektionselektrode (S) aufweist, von der ein Detektionssignal bezüglich eines auf einem Hauptstromweg der Leistungsvorrichtung fließenden Hauptstromes erhalten wird, mit:
- a) einer Treibervorrichtung (2) zum Empfangen eines Eingangssignals (IN) zur Erzeugung eines Steuersignals und zum Zuführen des Steuersignals an eine Steuerelektrode der Leistungsvorrichtung;
  - b) einer Referenzsignalerzeugungsvorrichtung zum Erzeugung eines Referenzsignales (VREF1);
  - c) einer Pulserzeugungsvorrichtung (5, 7) zum Erzeugen eines Pulses in Antwort auf die Aktivierung des Eingangssignals;
  - d) einer Konvertervorrichtung (RS1, RS2) zum Konvertieren des Detektionssignales in erste und zweite objektive Signale (VS1, VS2), wobei das Niveau des zweiten objektiven Signals höher als das Niveau des ersten objektiven Signals ist;
  - e) einer ersten und einer zweiten Vergleichsvorrichtung (31, 21) zum Vergleichen des ersten bzw. des zweiten objektiven Signals mit dem Referenzsignal; und
  - f) eine Auswahlvorrichtung (11) zum Auswählen einer der Ausgaben der ersten und zweiten Vergleichsvorrichtung in Antwort auf den Puls zur Erzeugung eines Treibersteuersignals, welches an die Treibervorrichtung zum Außerbetriebsetzen der Treibervorrichtung gegeben wird.
5. Die Schaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Pulserzeugungsvorrichtung
- c-3) eine Vorrichtung zur Aktivierung des Pulses in Antwort auf die Aktivierung des Eingangssignals;
  - c-4) eine Vorrichtung zur Detektion des Steuersignals;

- c-5) eine Vorrichtung zur Erzeugung eines dritten Referenzsignals; und
  - c-6) eine Vorrichtung zum Vergleich des Steuersignals und des dritten Referenzsignales zur Deaktivierung des Pulses aufweist.
6. Die Schaltung nach Anspruch 5, dadurch gekennzeichnet, daß die Vorrichtung zur Detektion (c-4)
- c-4-1) eine Vorrichtung zur Detektion einer Spannung des Steuersignals aufweist.
7. Die Schaltung nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß die Vorrichtung zur Detektion (c-4)
- c-4-2) eine Stromerkennungs- oder Stromdetektorvorrichtung zum Detektieren eines Stromes des Steuersignales aufweist.
8. Die Schaltung nach einem der Ansprüche 2 oder 4—7, dadurch gekennzeichnet, daß die Auswahlvorrichtung eine analoge Schaltvorrichtung (11) zum Auswählen einer der Ausgaben der ersten und der zweiten Vergleichsvorrichtung in Antwort auf den Puls zum Erhalt des Treibersteuersignals aufweist.
9. Die Schaltung nach einem der Ansprüche 2 oder 4—7, dadurch gekennzeichnet, daß die Auswahlvorrichtung eine digitale Schaltvorrichtung (12, 13) zum logischen Auswählen einer der Ausgaben der ersten und zweiten Vergleichsvorrichtung in Antwort auf den Puls zum Erhalt des Treibersteuersignals aufweist.
10. Die Schaltung nach einem der Ansprüche 3—7, dadurch gekennzeichnet, daß die Konvertervorrichtung
- d-1) eine Vorrichtung zum Konvertieren des Detektionssignals in erste und zweite objektive Signale; und
  - d-2) eine Vorrichtung zum Auswählen eines der ersten und zweiten objektiven Signale in Antwort auf die Aktivierung bzw. die Deaktivierung des Pulses zum Erhalt des ausgewählten objektiven Signals; aufweist.
11. Die Schaltung nach einem der Ansprüche 3—7 oder 10, dadurch gekennzeichnet, daß die Konvertervorrichtung
- d-1) eine Reihenschaltung von Widerstandsvorrichtungen, die zwischen die Detektionselektrode und ein Konstantspannungsniveau geschaltet sind;
  - d-2) eine Vorrichtung zum Kurzschließen eines Teiles der Reihenschaltung der Widerstandsvorrichtungen in Antwort auf den Puls; und
  - d-3) eine Vorrichtung, die mit der Detektionselektrode gekoppelt ist, zum Erhalt eines ersten und zweiten objektiven Signale als das ausgewählte objektive Signal; aufweist.
12. Die Schaltung nach einem der Ansprüche 1—11, dadurch gekennzeichnet, daß die Pulserzeugungsvorrichtung
- c-1) eine Vorrichtung zum Aktivieren des Pulses in Antwort auf die Aktivierung des Eingangssignales; und
  - c-2) eine Zeitsteuervorrichtung zum Starten einer Zeitzählung in Antwort auf die Aktivierung des Eingangssignales und zur Deaktivierung des Pulses, wenn die Zeitzählung den Wert eines vorbestimmten Zeitraumes erreicht hat, aufweist.
13. Die Schaltung nach Anspruch 12, dadurch ge-

kennzeichnet, daß die Zeitsteuervorrichtung (c-2-1) eine integrierte RC-Schaltung aufweist.

14. Die Schaltung nach einem der Ansprüche 1, 2 oder 4—13, dadurch gekennzeichnet, daß die Treibervorrichtung, die Pulserzeugungsvorrichtung, die Auswahlvorrichtung und die Vergleichsvorrichtung monolithisch integriert sind.

15. Die Schaltung nach einem der Ansprüche 2 oder 4—14, dadurch gekennzeichnet, daß die Treibervorrichtung, die Pulserzeugungsvorrichtung, die erste und zweite Vergleichsvorrichtung und die Auswahlvorrichtung monolithisch integriert sind.

16. Die Schaltung nach einem der Ansprüche 3—15, dadurch gekennzeichnet, daß die Treibervorrichtung, die Pulserzeugungsvorrichtung, die Konvertierungsvorrichtung und die Vergleichsvorrichtung monolithisch integriert sind.

17. Die Schaltung nach einem der Ansprüche 4—16, dadurch gekennzeichnet, daß die Treibervorrichtung, die Pulserzeugungsvorrichtung, die Konvertierungsvorrichtung, die erste und zweite Vergleichsvorrichtung und die Auswahlvorrichtung monolithisch integriert sind.

18. Überstromschutzschaltung einer Halbleitervorrichtung mit:

a) einer Erkennungsvorrichtung zum Erkennen eines Einschaltübergangszeitraums der Halbleitervorrichtung; und

b) einer Überwachungsvorrichtung zum Überwachen eines Stromflusses durch die Halbleitervorrichtung zum Abschalten der Halbleitervorrichtung, wenn der Strom in einem Zeitraum, der nicht der Übergangszeitraum ist, größer als ein erstes Überstrom-Niveau wird, und wenn in dem Übergangszeitraum der Strom größer als ein zweites Überstrom-Niveau wird.

19. Die Schaltung nach Anspruch 18, dadurch gekennzeichnet, daß das zweite Überstrom-Niveau niedriger als das erste Überstrom-Niveau ist.

---

Hierzu 13 Seite(n) Zeichnungen

45

50

55

60

65

FIG. 1

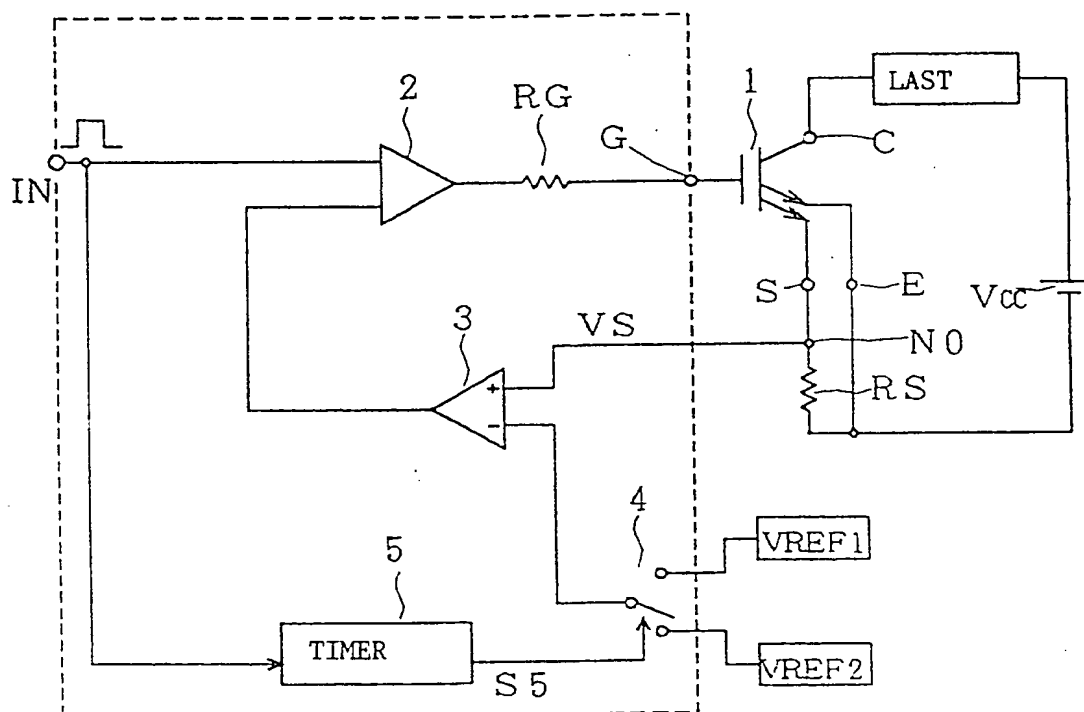


FIG. 2

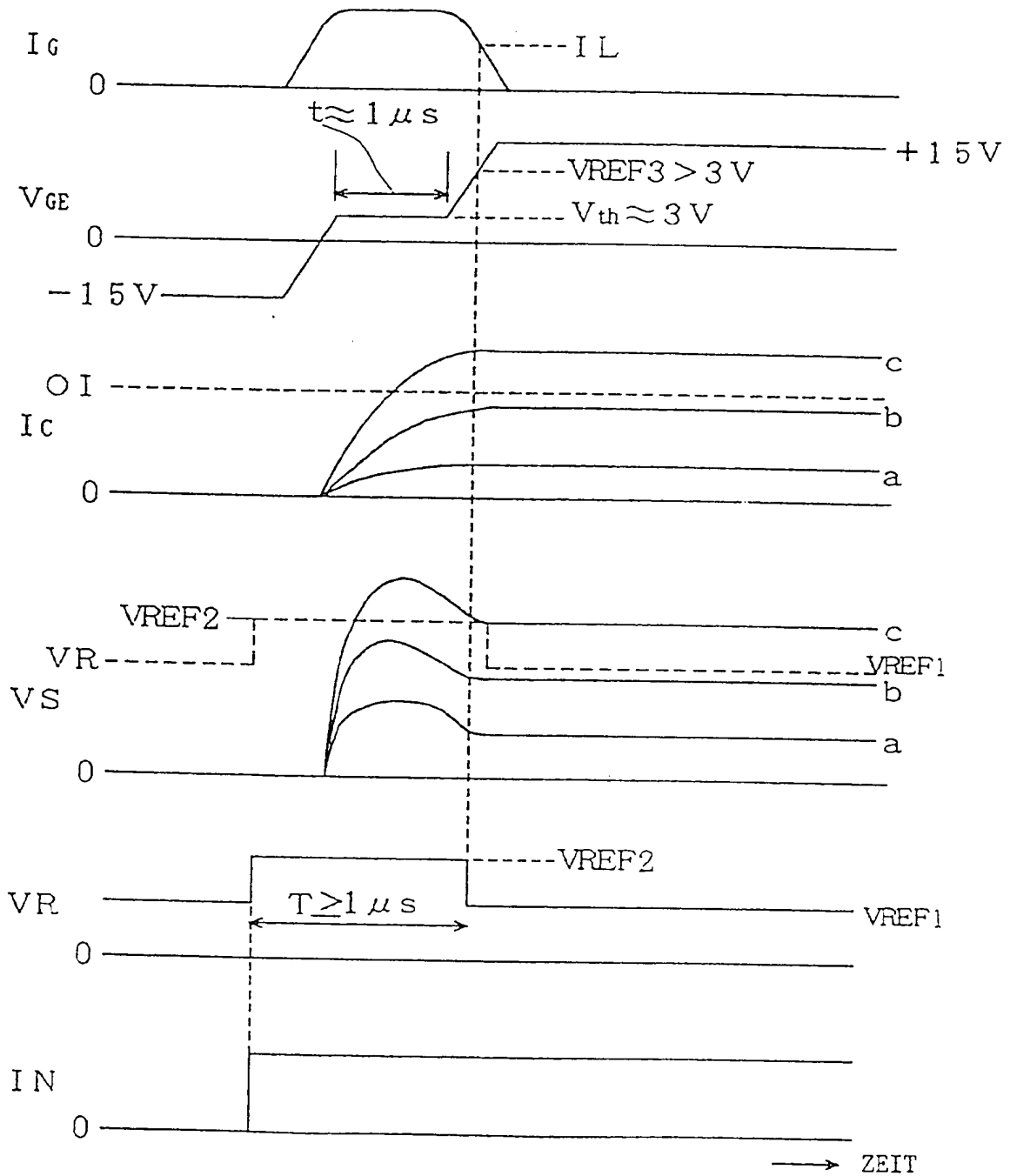




FIG. 3

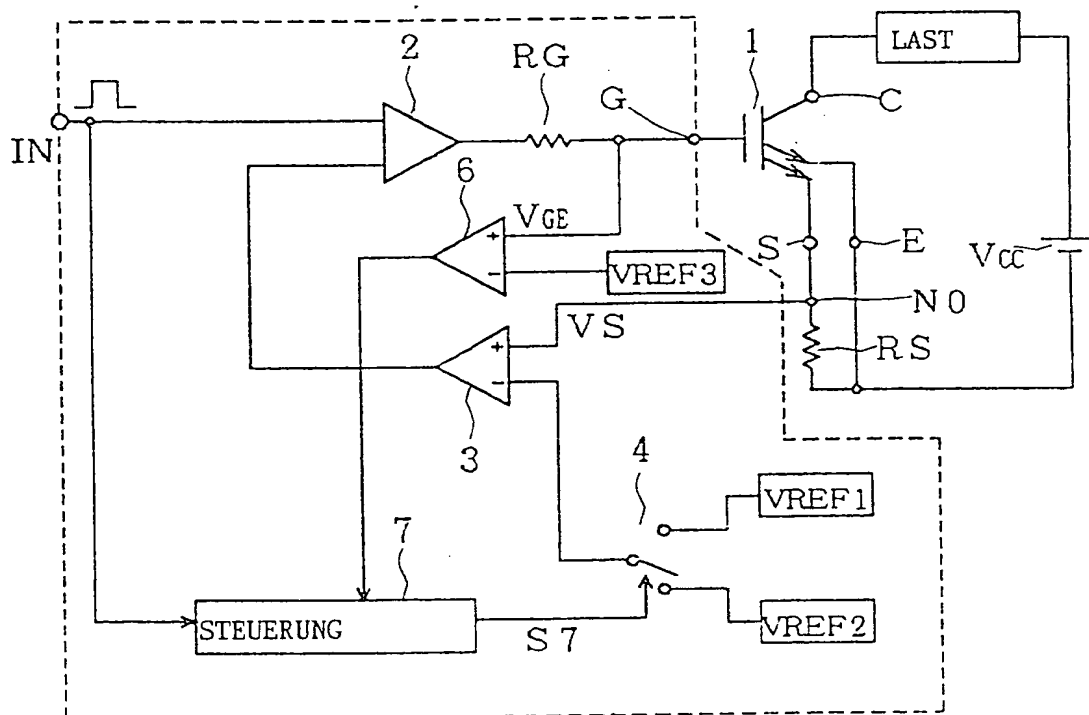


FIG. 4

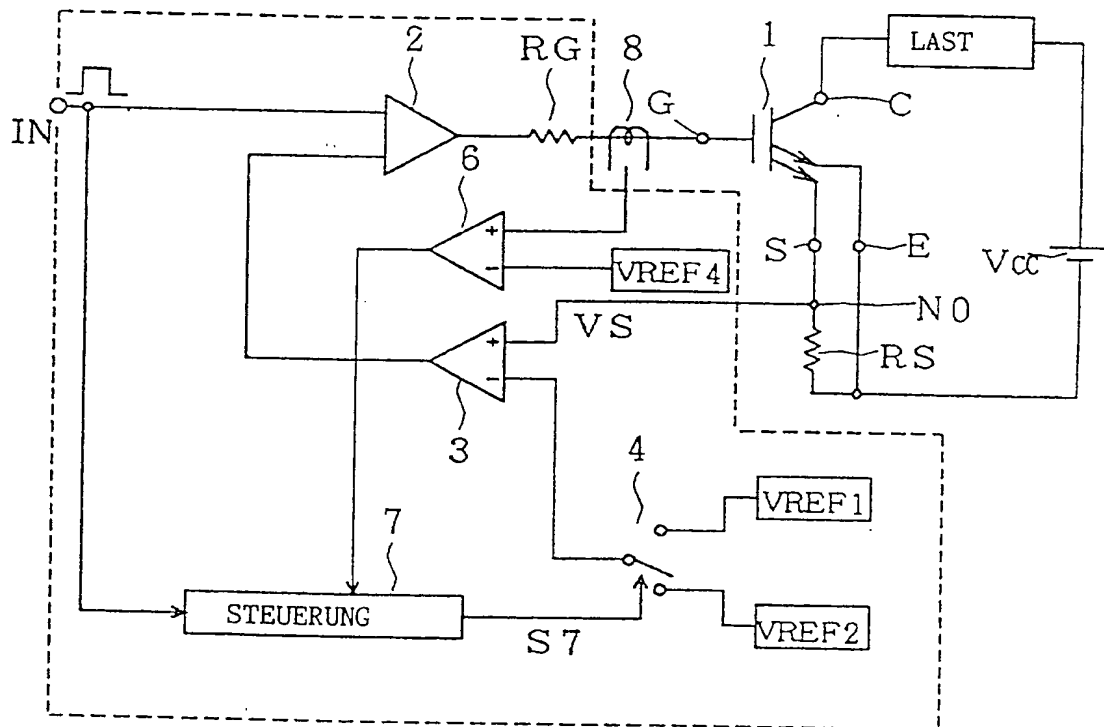


FIG. 5

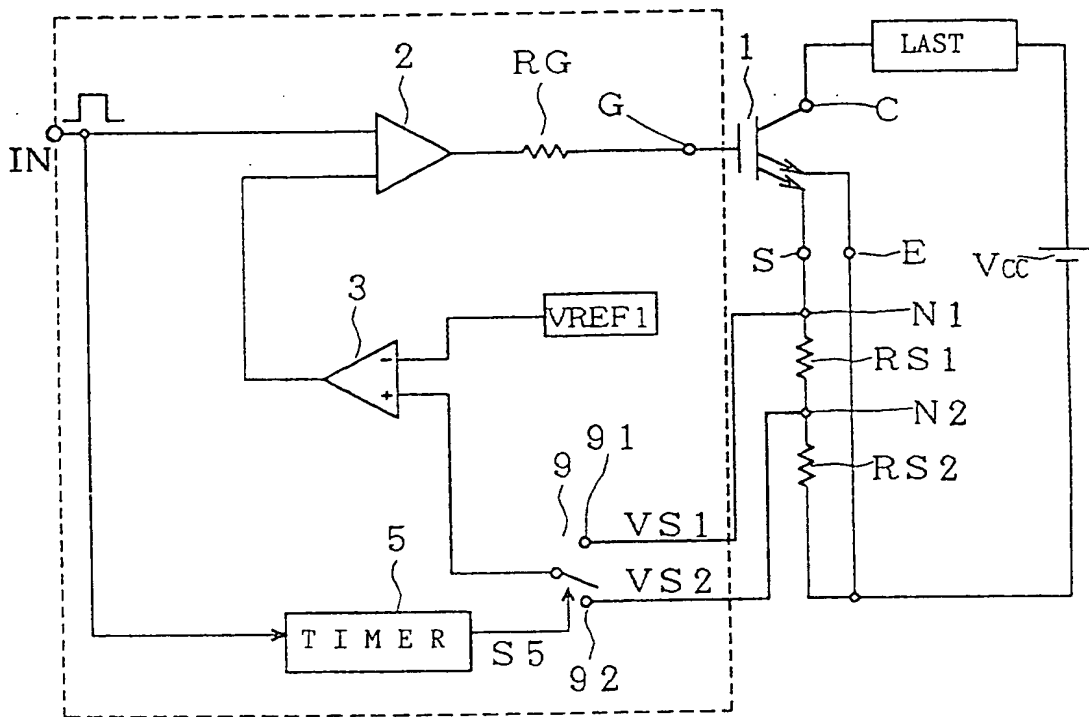




FIG. 7

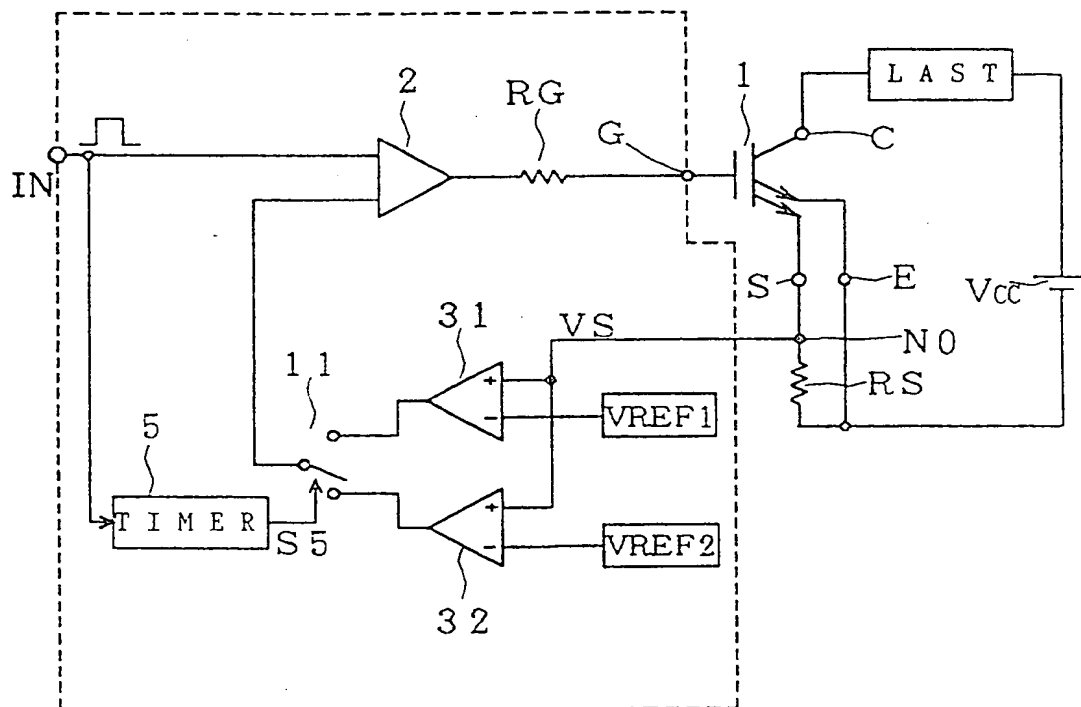


FIG. 8

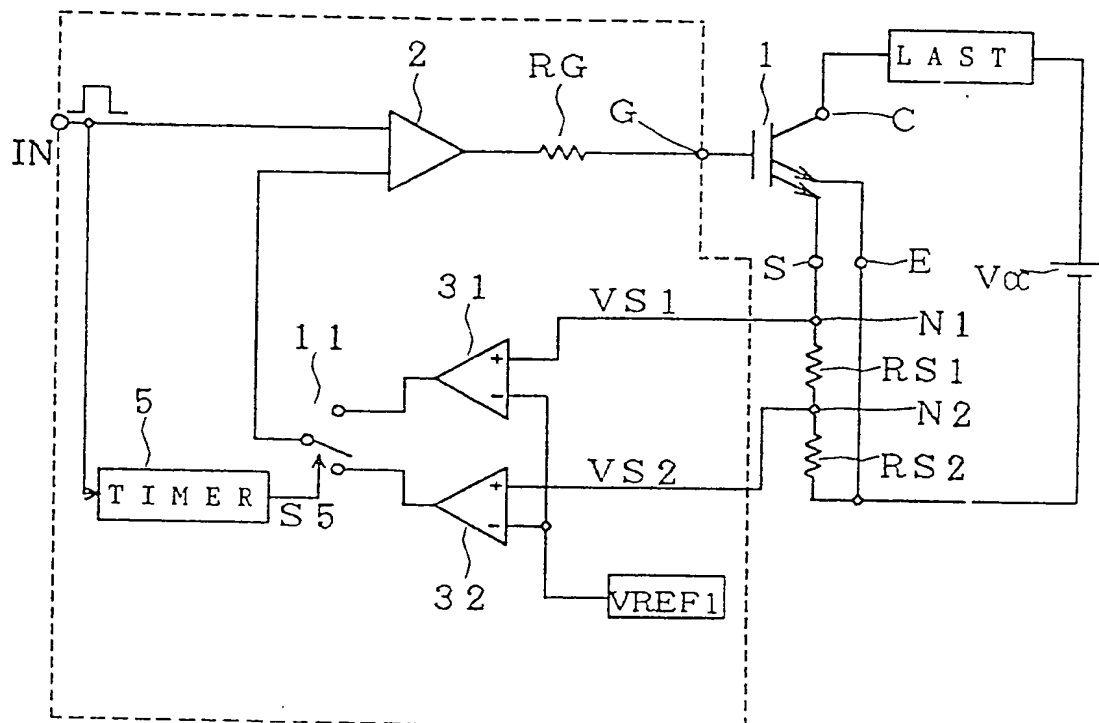


FIG. 9

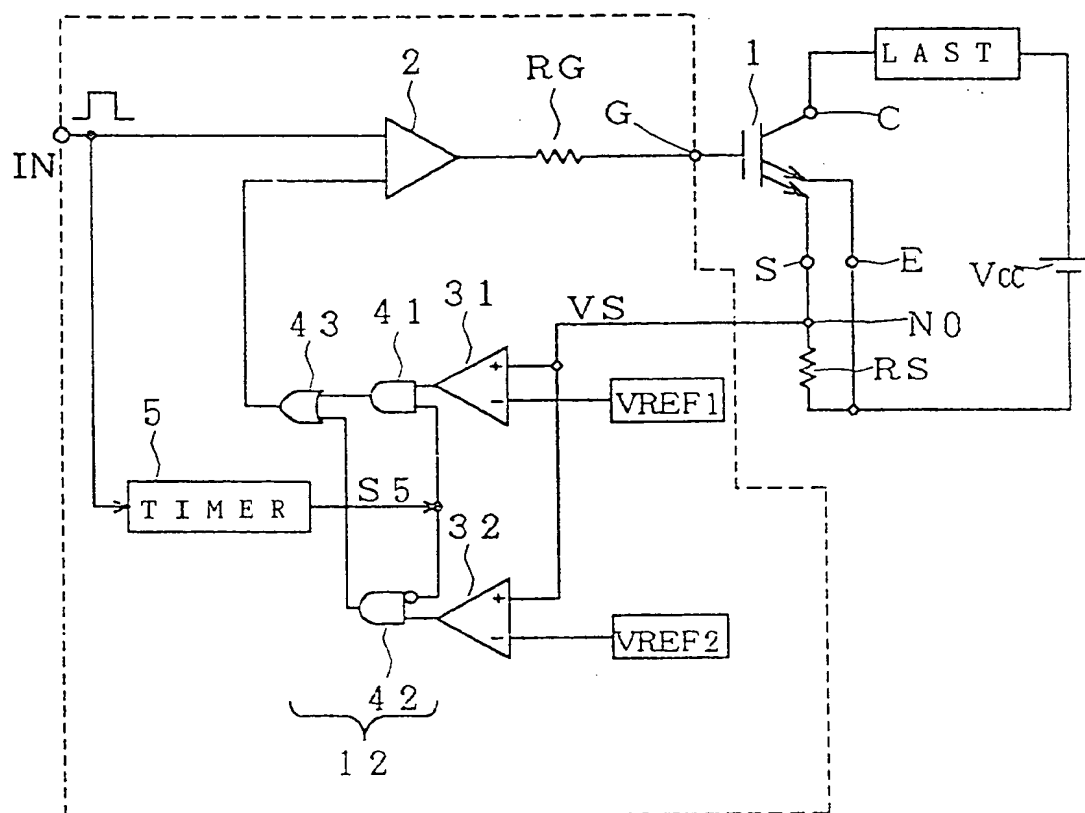




FIG. 10

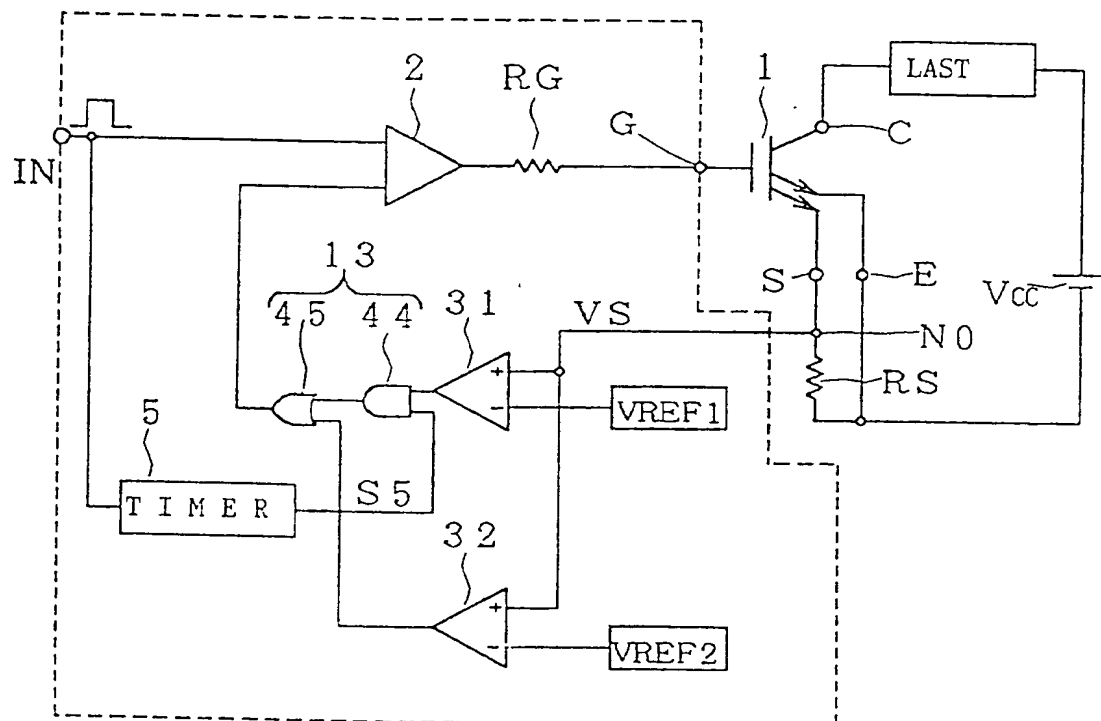


FIG. 11

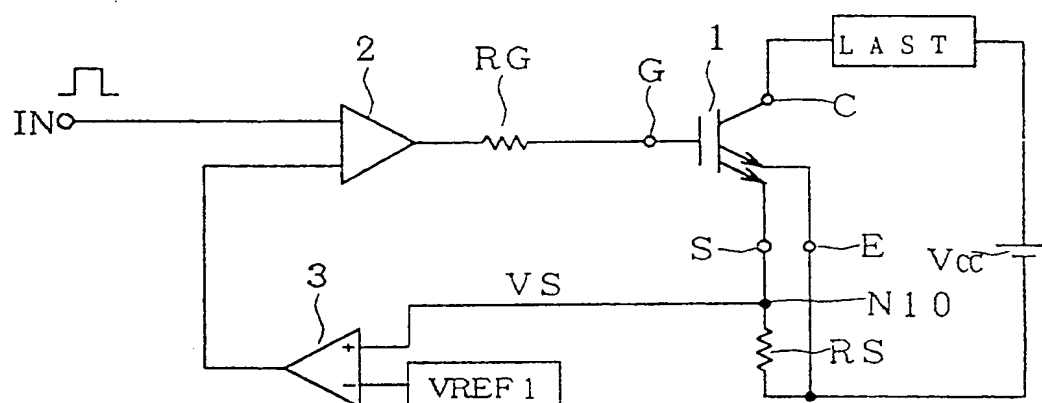


FIG. 12

